

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-346202

(43)Date of publication of application : 14.12.2001

(51)Int.Cl. H04N 7/24  
G06F 3/153  
G06F 13/38  
G09G 3/20  
H04N 5/00  
H04N 11/00  
H04N 11/24

(21)Application number : 2000-164479 (71)Applicant : SANYO ELECTRIC CO LTD

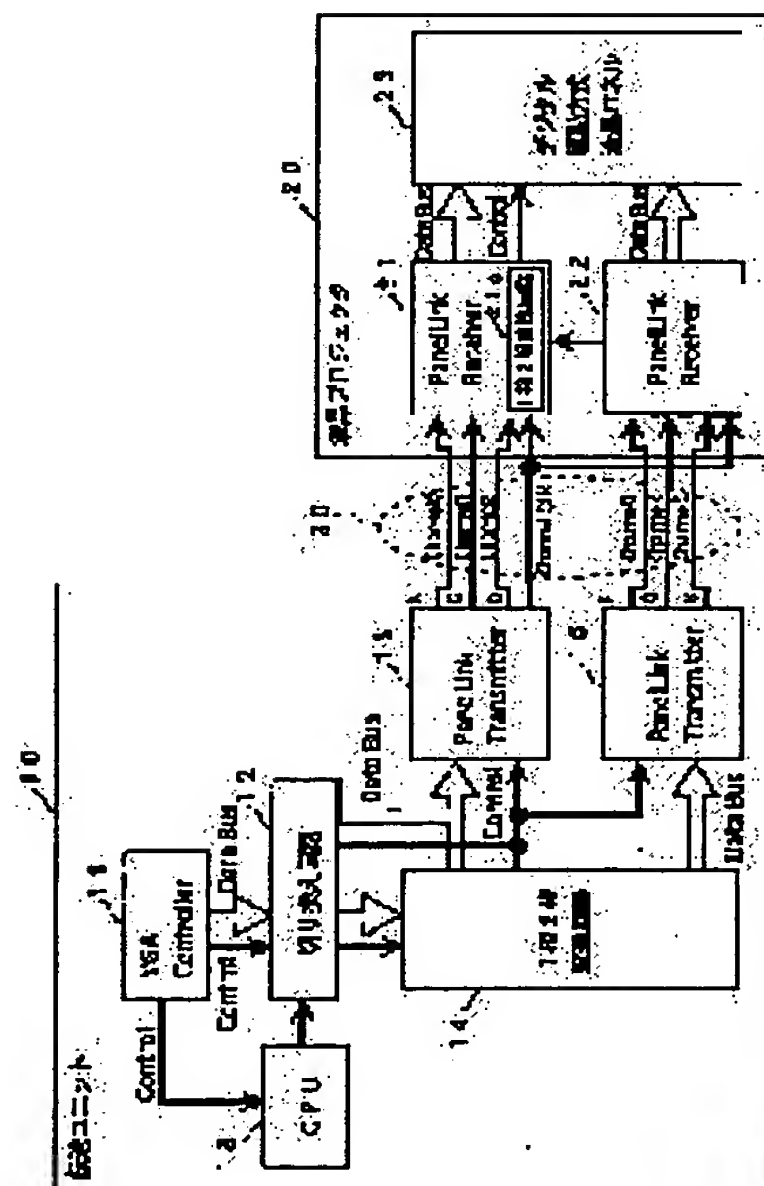
(22)Date of filing : 01.06.2000 (72)Inventor : NAGAI TAKAAKI

## (54) IMAGE SIGNAL TRANSMITTER

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an image signal transmitter that can transmit an image signal with a transmission system adaptive to the resolution of an image signal to be sent.

**SOLUTION:** A device on the image transmitter side is provided with a single phase-to-biphase conversion circuit that separates parallel image data to be sent into even numbered data and odd numbered data, a 1st parallel-serial conversion circuit, a 2nd parallel-serial conversion circuit, a means that sets a 1st resolution mode and a 2nd resolution mode higher than the 1st resolution mode, and a changeover means that transmits parallel image data to be sent to the 1st parallel-serial conversion circuit when the 1st resolution is set and transmits parallel image data to be sent to the single phase-to-biphase conversion circuit when the 2nd resolution is set.



---

## LEGAL STATUS

[Date of request for examination] 01.08.2002

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of application  
other than the examiner's decision  
of rejection or application  
converted registration]

[Date of final disposal for  
application]

[Patent number]

[Date of registration]

[Number of appeal against  
examiner's decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-346202

(P2001-346202A)

(43) 公開日 平成13年12月14日 (2001.12.14)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	特許出願公開番号
H 0 4 N 7/24		G 0 6 F 3/153	3 3 0 A 5 B 0 6 9
G 0 6 F 3/153	3 3 0	13/38	3 2 0 A 5 B 0 7 7
13/38	3 2 0	G 0 9 G 3/20	6 3 3 H 5 C 0 5 6
G 0 9 G 3/20	6 3 3	H 0 4 N 5/00	B 5 C 0 5 7
H 0 4 N 5/00		7/13	Z 5 C 0 5 9

審査請求 未請求 請求項の数 4 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願2000-164479(P2000-164479)

(22) 出願日 平成12年6月1日(2000.6.1)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 永井 孝明

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

(74) 代理人 100086391

弁理士 香山 秀幸

Fターム(参考) 5B069 AA01 AA02 BA04 LA02 LA18

5B077 BA06 NN02

5C056 FA02 HA04

5C057 AA03 AA06 AA13 CB07 GF07

5C059 SS06 SS26 UA24

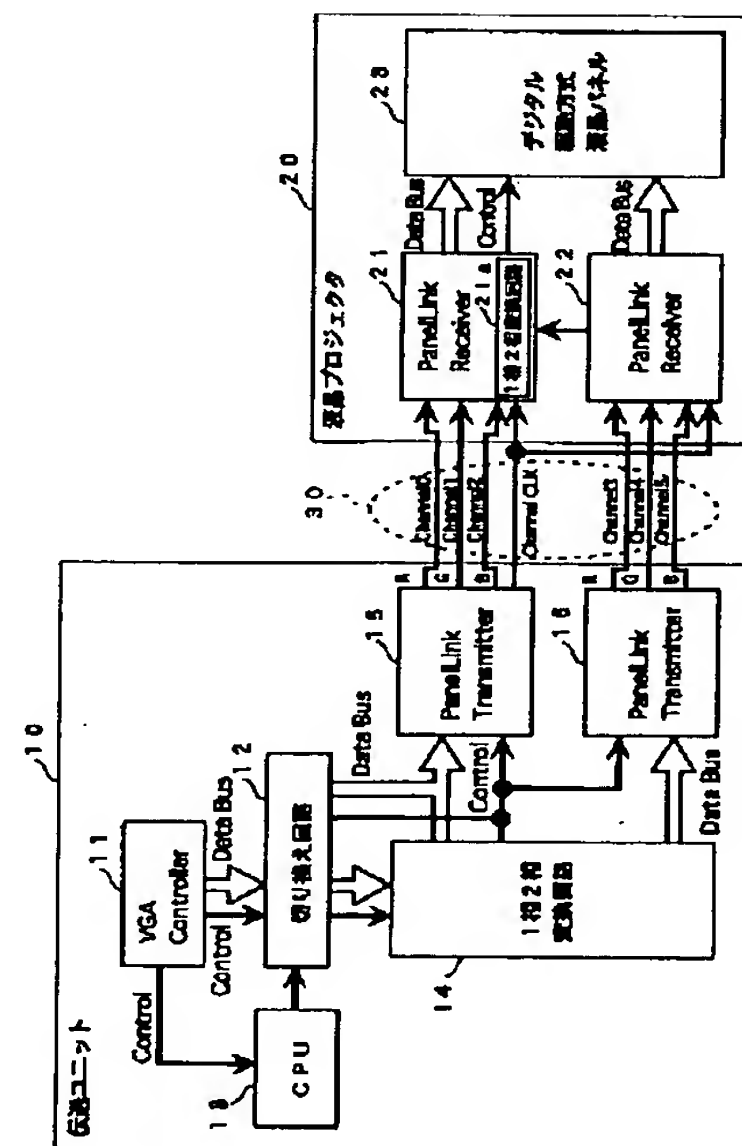
5C080 AA10 BB05 DD21 JJ02

(54) 【発明の名称】 画像信号伝送装置

(57) 【要約】

【課題】 この発明は、伝送すべき画像信号の解像度に  
適した伝送方式によって、画像信号を伝送できるよう  
なる画像信号伝送装置を提供することを目的とする。

【解決手段】 画像送信側装置は、伝送すべきパラレル  
画像データを偶数データと奇数データとに分離するため  
の1相2相変換回路、第1の並列-直列変換回路、第2  
の並列-直列変換回路、第1解像度モードと、第1解像  
度モードより解像度が高い第2解像度モードとを設定さ  
せるための手段、および第1解像度モードが設定され  
ている場合に、伝送すべきパラレル画像データを第1の並  
列-直列変換回路に送り、第2解像度モードが設定され  
ている場合に、伝送すべきパラレル画像データを1相2  
相変換回路に送る切り替え手段を備えている。



## 【特許請求の範囲】

【請求項1】 パラレル画像データを画像送信側装置で並列-直列変換した後、ケーブルを介して画像受信側装置に伝送し、画像受信側装置で受信した画像データを直列-並列変換する画像信号伝送装置において、

画像送信側装置は、

伝送すべきパラレル画像データを偶数データと奇数データとに分離するための1相2相変換回路、

第1の並列-直列変換回路、

第2の並列-直列変換回路、

第1解像度モードと、第1解像度モードより解像度が高い第2解像度モードとを設定させるための手段、および第1解像度モードが設定されている場合に、伝送すべきパラレル画像データを第1の並列-直列変換回路に送り、第2解像度モードが設定されている場合に、伝送すべきパラレル画像データを1相2相変換回路に送る切り替え手段を備えており、

第2解像度モードが設定されている場合には、1相2相変換回路によって得られた偶数データが第1および第2の並列-直列変換回路のうちの一方の並列-直列変換回路に送られ、奇数データが他方の並列-直列変換回路に送られることを特徴とする画像信号伝送装置。

【請求項2】 パラレル画像データを画像送信側装置で並列-直列変換した後、ケーブルを介して画像受信側装置に伝送し、画像受信側装置で受信した画像データを直列-並列変換する画像信号伝送装置において、

画像送信側装置は、

伝送すべきパラレル画像データを偶数データと奇数データとに分離する1相2相変換回路、

第1の並列-直列変換回路、

第2の並列-直列変換回路、

伝送すべき画像データの解像度を判別することにより、解像度モードが第1解像度モードであるか、第1解像度モードより解像度が高い第2解像度モードであるかを自動的に設定する手段、および第1解像度モードが設定されている場合に、伝送すべきパラレル画像データを第1の並列-直列変換回路に送り、第2解像度モードが設定されている場合に、伝送すべきパラレル画像データを1相2相変換回路に送る切り替え手段を備えており、第2解像度モードが設定されている場合には、1相2相変換回路によって得られた偶数データが第1および第2の並列-直列変換回路のうちの一方の並列-直列変換回路に送られ、奇数データが他方の並列-直列変換回路に送られることを特徴とする画像信号伝送装置。

【請求項3】 画像受信側装置は、

第1の並列-直列変換回路からケーブルを介して送られてくるシリアルデータをパラレルデータに変換するための第1の直列-並列変換回路、および第2の並列-直列変換回路からケーブルを介して送られてくるシリアルデータをパラレルデータに変換するための第2の直列-並

列変換回路、

を備えていることを特徴とする請求項1および2のいずれかに記載の画像信号伝送装置。

【請求項4】 第1の直列-並列変換回路は、第1解像度が設定されているときには、直列-並列変換によって得られたパラレルデータを1相2相変換して偶数データと奇数データに分離して出力する手段を備えていることを特徴とする請求項3に記載の画像信号伝送装置。

【発明の詳細な説明】

10 【0001】

【発明の属する技術分野】この発明は、パーソナルコンピュータで作成した画像信号を、パーソナルコンピュータと比較的距離が離れた所にある液晶プロジェクタの表示装置に伝送するために用いられる画像信号伝送装置に関する。

【0002】

【従来の技術】パーソナルコンピュータで作成した画像信号をアナログ伝送ケーブルによって表示装置に伝送する場合、アナログ伝送ケーブルが長くなると、画像劣化が生じやすくなる。特に、1024×768画素(XGA)、1280×1024画素(SXGA)の表示装置のように、高解像度になると、画像劣化が目立ちやすくなる。

【0003】伝送ケーブル長が長い場合でも画像劣化が発生しない画像信号伝送装置が既に開発されており、その1つとして、米国のSilicon Image, Inc.が開発した"PanelLink"(パネルリンク)がある。これはTMDS(Transition Minimized Differential Signaling)と呼ばれる信号伝送技術を基本として開発されたものである。

30 【0004】TMDSとは、赤、青、緑の各信号(RGB)とクロック信号を差動方式でシリアル伝送する信号伝送技術である。差動方式とは2本の伝送線にて1つの信号を伝送する方式で、耐ノイズ性と安定した信号伝送を実現し、伝送速度の高速化やケーブル長の長距離化を達成している。しかし、この方式においても画像データの解像度が1600×1200画素(UXGA)、2048×1536画素(QXGA)というように、更に高くなる(超高解像度)とケーブルの物理限界に達し伝送が困難になる。

40 【0005】これを解決するものとして、標準化団体DWG(Digital Display Working Group)がDVI(Digital Visual Interface)仕様の中で提唱している"Dual Link方式"と呼ばれるものがある。従来の"PanelLink"(これを"Single Link"方式に対して"Single Link"方式と呼ぶ)のようにRGB各信号を各1チャンネル、すなわち3チャンネルで伝送するのではなく、RGB信号それぞれを1相2相変換して、各2チャンネル、すなわち6チャンネルとして伝送することにより"Single Link"方式に比較して2倍のバンド幅を確保できるため、超高解像度(UXGA~)の画像伝送を可能にする

50



ことができる。また、信号を1相2相変換することにより伝送レートを下げることができるため、より長いケーブル長の伝送を可能にすることができる。

【0006】図4は"Single Link"方式を採用した信号伝送装置の構成を、図5は"Dual Link"方式を採用した信号伝送装置の構成を、それぞれ示している。

【0007】"Single Link"方式を採用した信号伝送装置では、パラレル信号である画像データがPanelLink Transmitter 101に入力される。PanelLink Transmitter 101は、画像データをパラレル信号からシリアル信号へ並列-直列変換を行う。シリアル信号に変換された画像データはケーブル102内を伝送し、PanelLink Receiver 103に送られる。ケーブル102は画像データを伝送するための3対の信号線とクロック信号を伝送するための1本の信号線とからなる。PanelLink Receiver 103は、受信したシリアル信号をパラレル信号へ直列-並列変換する。

【0008】"Dual Link"方式を採用した信号伝送装置では、パラレル信号である画像データの偶数データがPanelLink Transmitter 201に入力され、奇数データがPanelLink Transmitter 202に入力される。各PanelLink Transmitter 201、202は、画像データをパラレル信号からシリアル信号へ並列-直列変換を行う。

【0009】PanelLink Transmitter 201によってシリアル信号に変換された画像データの偶数データはケーブル203内を伝送し、PanelLink Receiver 204に送られる。PanelLink Transmitter 202によってシリアル信号に変換された画像データの奇数データはケーブル203内を伝送し、PanelLink Receiver 205に送られる。ケーブル203は、画像データを伝送するための6対の信号線とクロック信号を伝送するための1本の信号線とからなる。各PanelLink Receiver 204、205は、受信したシリアル信号をパラレル信号へ直列-並列変換する。

【0010】

【発明が解決しようとする課題】この発明は、伝送すべき画像信号の解像度に適した伝送方式によって、画像信号を伝送できるようになる画像信号伝送装置を提供することを目的とする。

【0011】

【課題を解決するための手段】この発明による第1の画像信号伝送装置は、パラレル画像データを画像送信側装置で並列-直列変換した後、ケーブルを介して画像受信側装置に伝送し、画像受信側装置で受信した画像データを直列-並列変換する画像信号伝送装置において、画像送信側装置は、伝送すべきパラレル画像データを偶数データと奇数データとに分離するための1相2相変換回路、第1の並列-直列変換回路、第2の並列-直列変換回路、第1解像度モードと、第1解像度モードより解像度が高い第2解像度モードとを設定させるための手段、

および第1解像度モードが設定されている場合に、伝送すべきパラレル画像データを第1の並列-直列変換回路に送り、第2解像度モードが設定されている場合に、伝送すべきパラレル画像データを1相2相変換回路に送る切り替え手段を備えており、第2解像度モードが設定されている場合には、1相2相変換回路によって得られた偶数データが第1および第2の並列-直列変換回路のうちの一方の並列-直列変換回路に送られ、奇数データが他方の並列-直列変換回路に送られることを特徴とする。

【0012】この発明による第2の画像信号伝送装置は、パラレル画像データを画像送信側装置で並列-直列変換した後、ケーブルを介して画像受信側装置に伝送し、画像受信側装置で受信した画像データを直列-並列変換する画像信号伝送装置において、画像送信側装置は、伝送すべきパラレル画像データを偶数データと奇数データとに分離する1相2相変換回路、第1の並列-直列変換回路、第2の並列-直列変換回路、伝送すべき画像データの解像度を判別することにより、解像度モードが第1解像度モードであるか、第1解像度モードより解像度が高い第2解像度モードであるかを自動的に設定する手段、および第1解像度モードが設定されている場合に、伝送すべきパラレル画像データを第1の並列-直列変換回路に送り、第2解像度モードが設定されている場合に、伝送すべきパラレル画像データを1相2相変換回路に送る切り替え手段を備えており、第2解像度モードが設定されている場合には、1相2相変換回路によって得られた偶数データが第1および第2の並列-直列変換回路のうちの一方の並列-直列変換回路に送られ、奇数データが他方の並列-直列変換回路に送られることを特徴とする。

【0013】画像受信側装置は、第1の並列-直列変換回路からケーブルを介して送られてくるシリアルデータをパラレルデータに変換するための第1の直列-並列変換回路、および第2の並列-直列変換回路からケーブルを介して送られてくるシリアルデータをパラレルデータに変換するための第2の直列-並列変換回路を備えている。

【0014】第1の直列-並列変換回路は、第1解像度が設定されているときには、直列-並列変換によって得られたパラレルデータを1相2相変換して偶数データと奇数データとに分離して出力する手段を備えている。

【0015】

【発明の実施の形態】以下、図1～図3を参照して、この発明の実施の形態について説明する。

【0016】図1は、本発明によるデジタル画像信号伝送装置の構成を示している。

【0017】画像信号伝送装置は、パーソナルコンピュータに装着された伝送ユニット10、液晶プロジェクタ20およびそれらを接続するケーブル30とからなる。

伝送ユニット10は、VGA Controller(グラフィックチップ)11、切り替え回路12、CPU13、1相2相変換回路14、第1のPanelLink Transmitter15、および第2のPanelLink Transmitter 16を備えている。

【0018】液晶プロジェクタ20は、第1のPanelLink Receiver21、第2のPanelLinkReceiver22およびデジタル駆動方式の液晶パネル23を備えている。第1のPanelLink Receiver21内には1相2相変換回路21aが設けられている。

【0019】ケーブル30は、画像データを伝送するための6対の信号線とクロック信号を伝送するための1本の信号線とからなる。

【0020】CPU13は、VGA Controller11から送られてくる制御信号(または制御信号および画像データ)に基づいて、伝送すべき画像信号が高解像度(SXGA以下の解像度)であるか超高解像度(UXGA以上の解像度)であるかを判別する。CPU13は、この判別結果に基づいて、切り替え回路を制御する。

【0021】図2は、CPU13によって、伝送すべき画像信号が高解像度(SXGA以下の解像度)であると判定された場合の、データフローを示している。

【0022】VGA Controller11から出力されるパラレルの画像データ(R、G、B)は、切り替え回路12を介して、第1のPanelLink Transmitter 15に入力される。第1のPanelLink Transmitter 15は、画像データをパラレル信号からシリアル信号へ変換する。得られたRGB各1チャンネルのシリアル信号がケーブル30を伝送し、第1のPanelLink Receiver21に送られる。第1のPanelLink Receiver21では、入力されたシリアル信号がパラレル信号に変換される。

【0023】第1のPanelLink Receiver21は、第2のPanelLink Receiver22に画像信号が送られてきてない場合には、得られたパラレル信号を1相2相変換回路21aによって1相2相変換し、これによって得られた得られた各RGBの偶数データと奇数データとを、デジタル駆動方式の液晶パネル23に送る。

【0024】第2のPanelLink Receiver22に画像信号が送られているか否かの情報は、第2のPanelLink Receiver22から第1のPanelLink Receiver21に送られる。なお、第2のPanelLink Receiver22に画像信号が送られてきている場合には、第1のPanelLink Receiver21は、得られたパラレル信号をそのまま液晶パネル23に送る。

【0025】図3は、CPU13によって、伝送すべき画像信号が超高解像度(UXGA以上の解像度)であると判定された場合の、データフローを示している。

【0026】VGA Controller11から出力されるパラレルの画像データ(R、G、B)は、切り替え回路12を介して、1相2相変換回路14に送られ、偶数データと奇数データとに分離される。偶数データは、第1のPanelLink Transmitter 15に入力される。奇数データは第2のPanelLink Transmitter 16に入力される。

【0027】第1のPanelLink Transmitter 15は、偶数データをパラレル信号からシリアル信号へ変換する。第2のPanelLink Transmitter 16は、奇数データをパラレル信号からシリアル信号へ変換する。

【0028】第1のPanelLink Transmitter 15および第2のPanelLink Transmitter 16によって得られたRGB各2チャンネルのシリアル信号がケーブル30を伝送し、第1のPanelLink Receiver21および第2のPanelLink Receiver22に送られる。

【0029】第1のPanelLink Receiver21では、入力された偶数データに対するシリアル信号がパラレル信号に変換される。第2のPanelLink Receiver22では、入力された奇数データに対するシリアル信号がパラレル信号に変換される。

【0030】両PanelLink Receiver21、22によって得られた、パラレル信号(各RGBの偶数データおよび奇数データ)は、液晶パネル23に送られる。

【0031】上記実施の形態によれば、伝送すべき画像データが高解像度であると判定された場合には、"Single Link"方式によって、画像データが伝送される。また、伝送すべき画像データが超高解像度であると判定された場合には、"Dual Link"方式によって、画像データが伝送される。

【0032】上記実施の形態では、CPU13が伝送すべき画像信号が高解像度(SXGA以下の解像度)であるか超高解像度(UXGA以上の解像度)であるかを判別し、この判別結果に基づいて切り替え回路12を制御しているが、伝送すべき画像信号が高解像度であるか超高解像度であるかをユーザによって設定させ、その設定内容に基づいて切り替え回路12を制御してもよい。

【0033】  
【発明の効果】この発明によれば、伝送すべき画像信号の解像度に適した伝送方式によって、画像信号を伝送できるようになる。

【図面の簡単な説明】

【図1】デジタル画像信号伝送装置の構成を示すブロック図である。

【図2】CPU13によって、伝送すべき画像信号が高解像度(SXGA以下の解像度)であると判定された場合の、データフローを示すブロック図である。

【図3】CPU13によって、伝送すべき画像信号が超高解像度(UXGA以上の解像度)であると判定された場合の、データフローを示すブロック図である。

【図4】"Single Link"方式を採用した画像信号伝送装置の構成を示すブロック図である。

【図5】"Dual Link"方式を採用した画像信号伝送装置の構成を示すブロック図である。

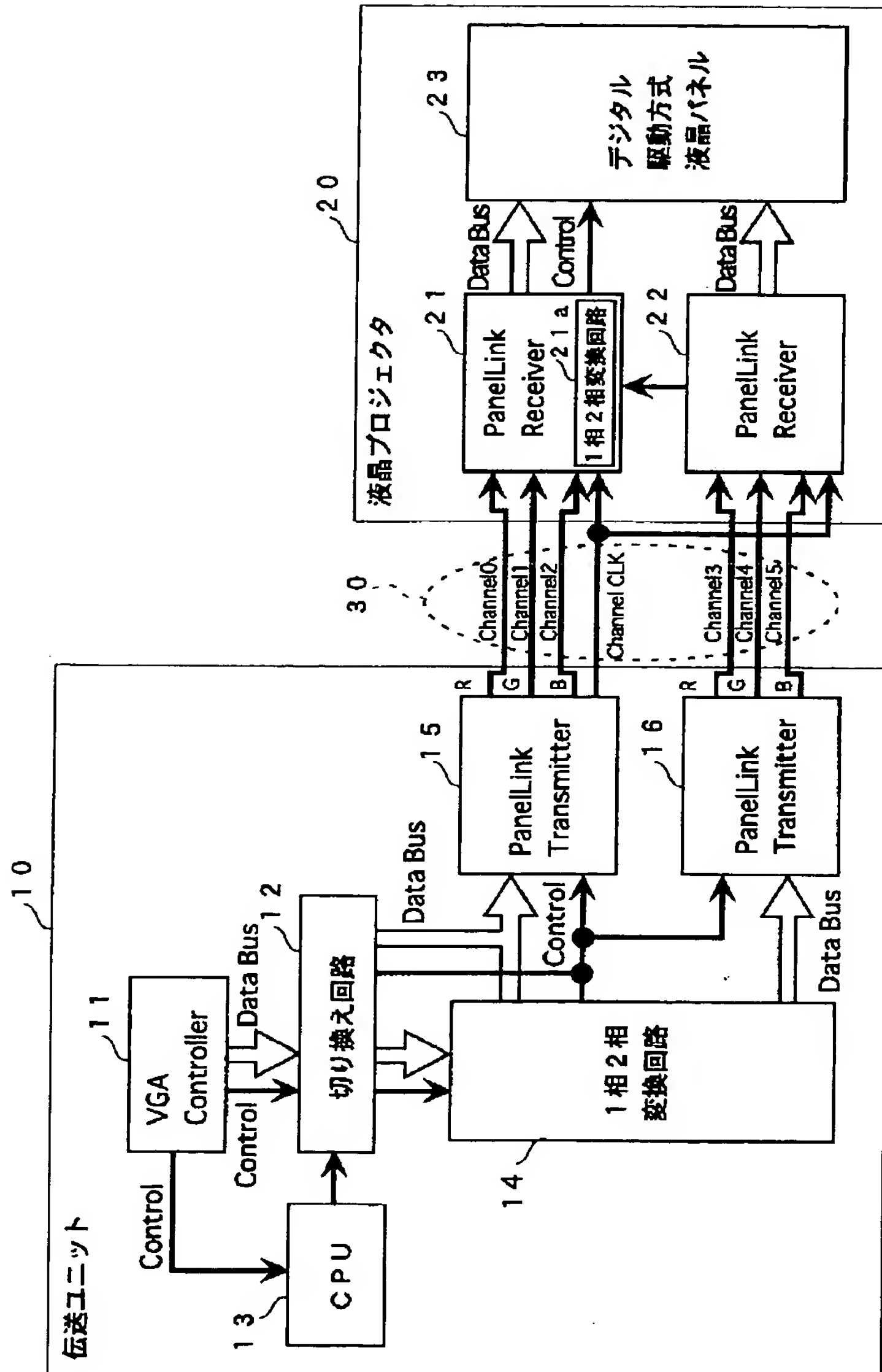
【符号の説明】

- 10 伝送ユニット  
 11 VGA Controller  
 12 切り替え回路  
 13 CPU  
 14 1相2相変換回路  
 15、16 PanelLink Transmitter

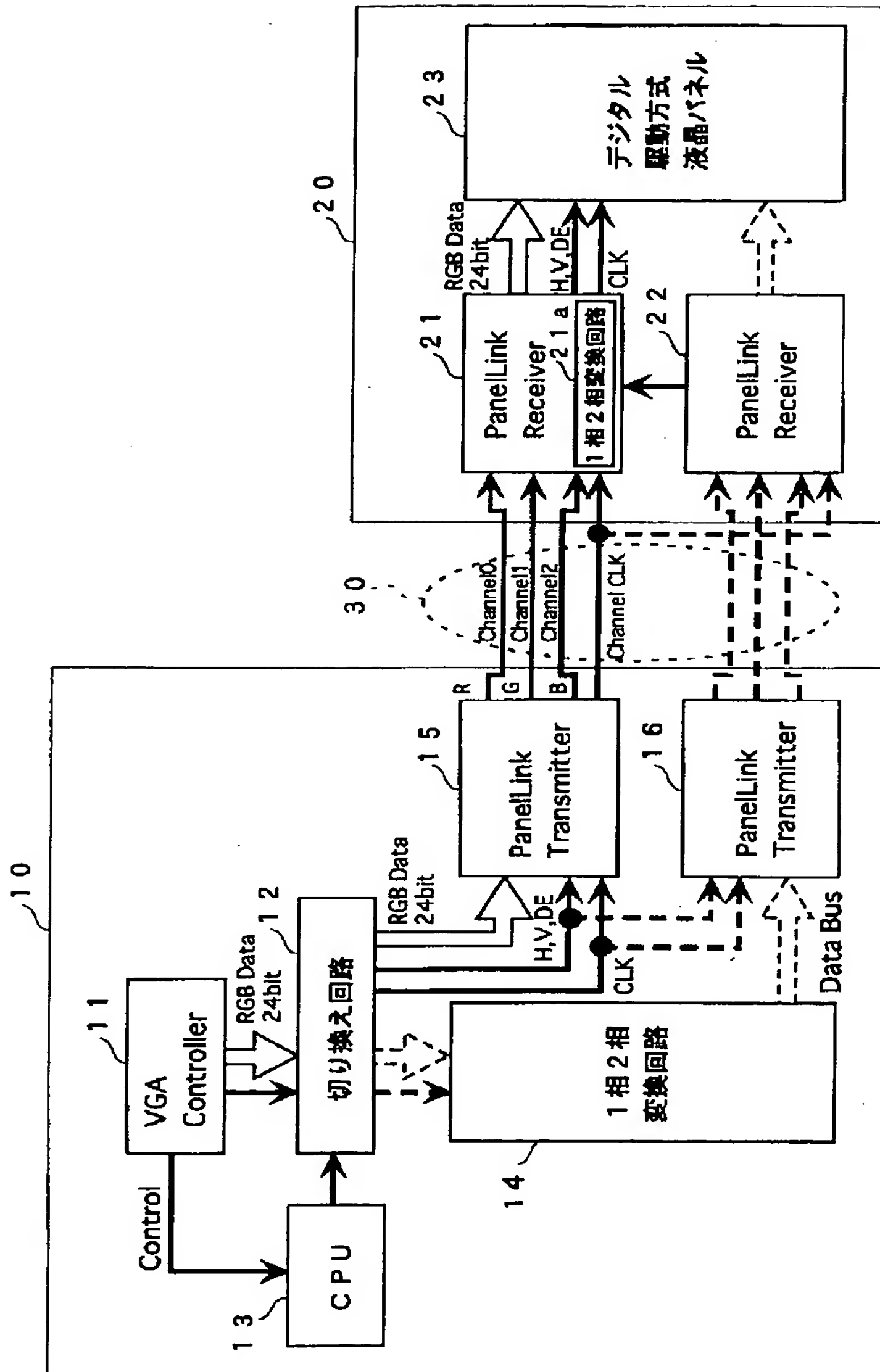
- \* 20 液晶プロジェクタ  
 21、22 PanelLink Receiver  
 21a 1相2相変換回路  
 23 液晶パネル  
 30 ケーブル

\*

【図1】

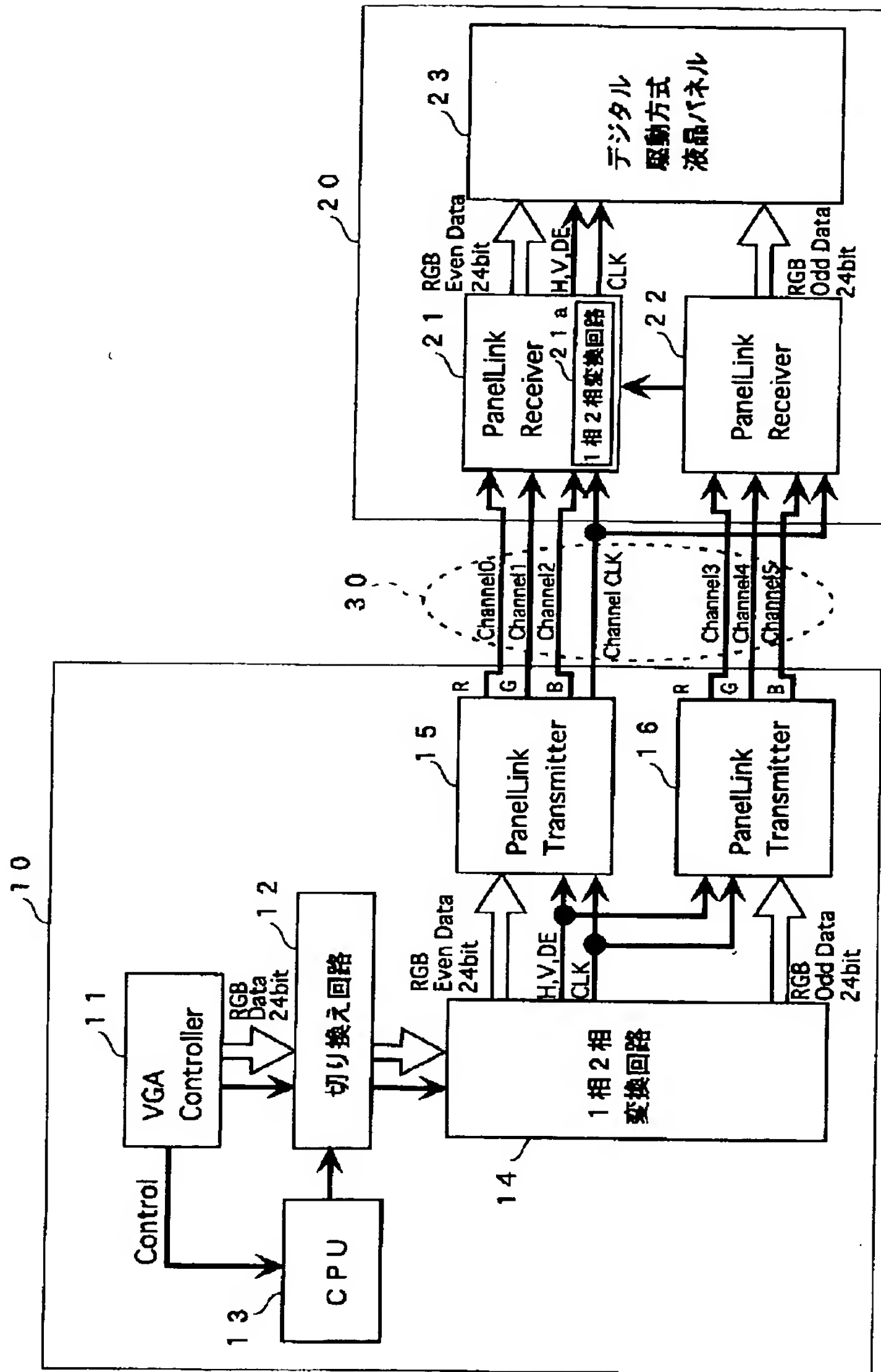


【図2】

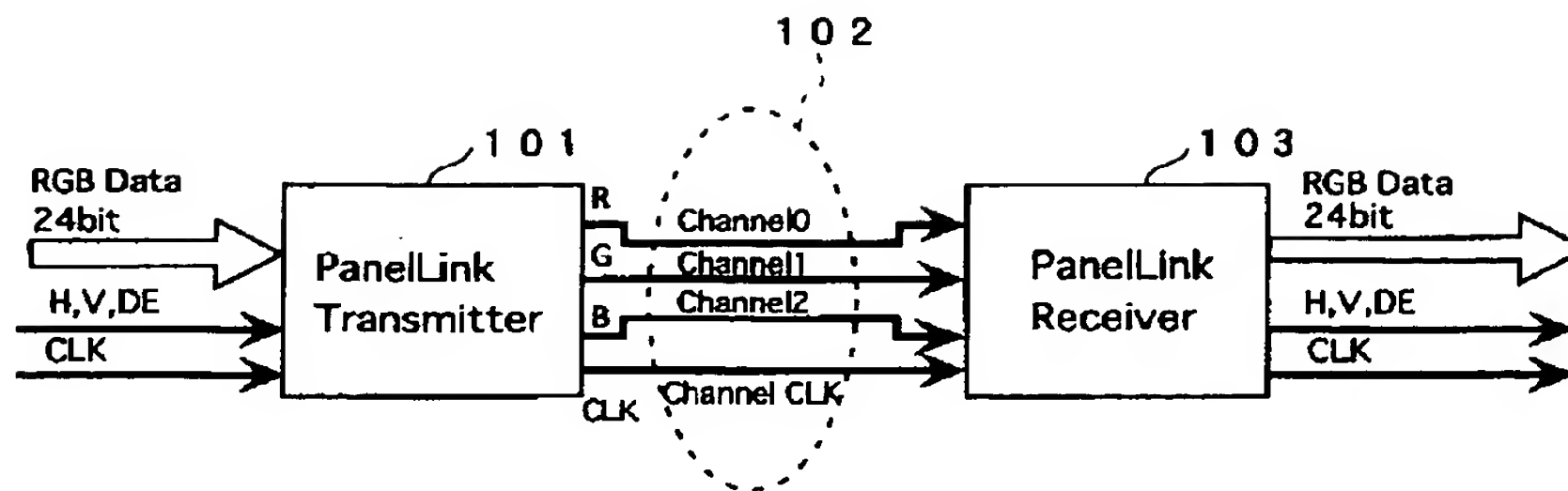




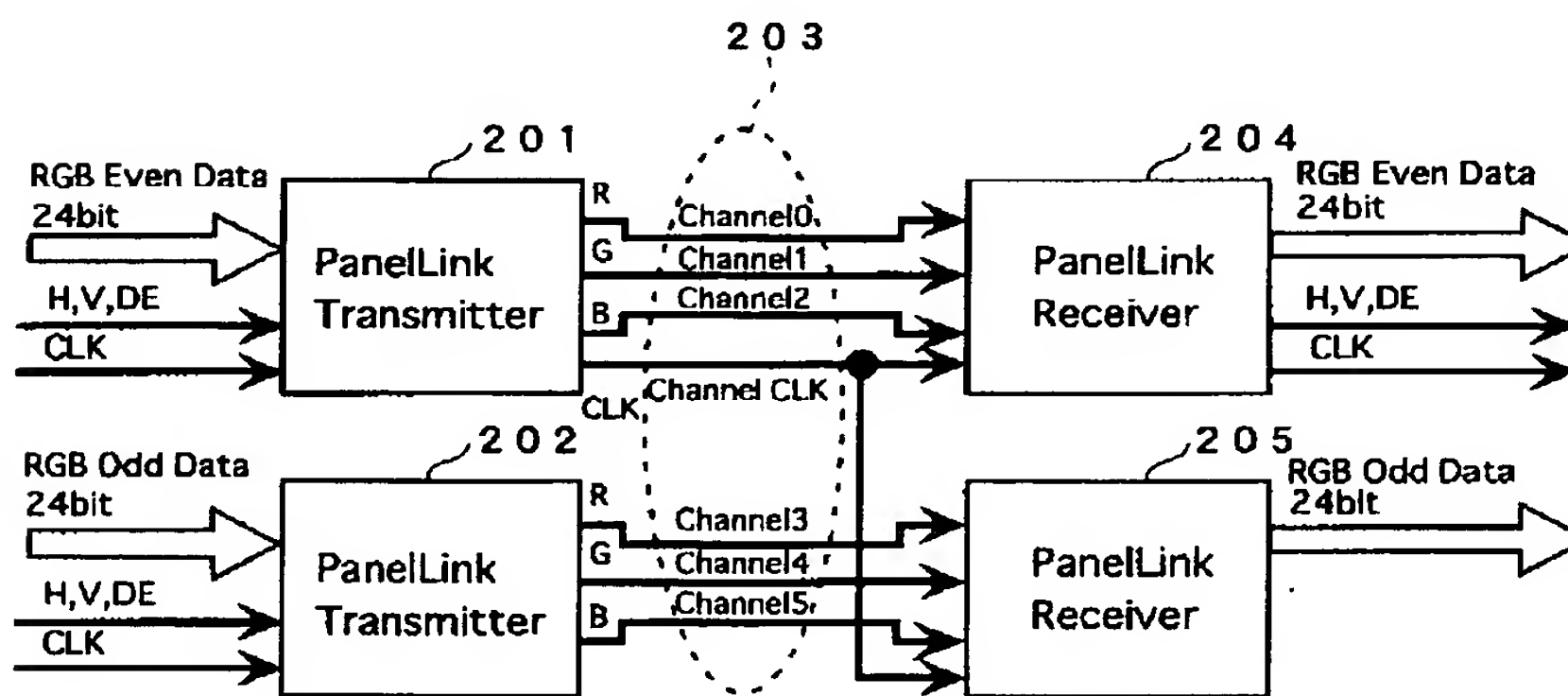
【図3】



【図4】



【図5】



フロントページの続き

(51)Int.Cl.

H04N 11/00

11/24

識別記号

F I

H04N 11/00

テーマコード(参考)

5C080